



PATENT ABSTRACTS OF JAPAN

(11) Publication number: 62163478 A

(43) Date of publication of application: 20.07.87

(51) Int. Cl **H04N 5/68**
G09G 1/00

(21) Application number: 61004760

(71) Applicant: **SONY CORP**

(22) Date of filing: 13.01.86

(72) Inventor: **NAKAGAWA YUTAKA**
SUGA RYOICHI
WATANABE YOSHIMI

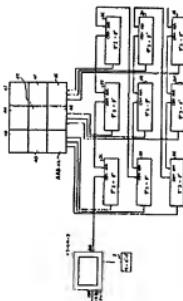
(54) VIDEO TEX DISPLAY DEVICE

(57) Abstract:

PURPOSE: To realize easily a one-plane large picture of a video tex image by constituting the titled device so that information from an information generating means is decoded by plural pieces of decoders which have been connected in series, and displayed by plural pieces of corresponding indicators.

CONSTITUTION: A controller 1 being an information generating means generates information, based on a data from the inside or the outside. Plural pieces of decoders 3A-3I which have been connected in a series relation to each other decode the information from the controller 1 by the decoder. Plural pieces of indicators 4A-4I which have been provided in accordance with plural pieces of decoders 3A-3I receive and display an output from each decoder. According to such a constitution, an enlarged or reduced display can be executed, and especially, a one-plane large picture can be realized easily.

COPYRIGHT: (C)1987,JPO&Japio



⑫ 公開特許公報 (A)

昭62-163478

⑬ Int. Cl. 1

H 04 N 5/68
G 09 G 1/00

識別記号 庁内整理番号

C-7245-5C
7923-5C

⑭ 公開 昭和62年(1987)7月20日

審査請求 未請求 発明の数 1 (全10頁)

⑮ 発明の名称 ビデオテックス表示装置

⑯ 特願 昭61-4760

⑯ 出願 昭61(1986)1月13日

⑰ 発明者	中川 裕	東京都品川区北品川6丁目7番35号	ソニー株式会社内
⑰ 発明者	須賀 良一	東京都品川区北品川6丁目7番35号	ソニー株式会社内
⑰ 発明者	渡辺 好美	東京都品川区北品川6丁目7番35号	ソニー株式会社内
⑰ 出願人	ソニー株式会社	東京都品川区北品川6丁目7番35号	
⑰ 代理人	弁理士 伊藤 貞	外1名	

明細書

発明の名称 ビデオテックス表示装置

特許請求の範囲

内部または外部からのデータに基づいて情報を発生する情報発生手段と、

該情報発生手段に対して直列の関係に配された複数個のデコーダと、

該複数個のデコーダに対応して夫々設けられた複数個の表示器とを備え、

該複数個の表示器により一面大画面を得るようにしてことを特徴とするビデオテックス表示装置。

発明の詳細な説明

以下の順序で本発明を説明する。

A 製造上の利用分野

B 発明の概要

C 従来の技術

D 発明が解決しようとする問題点

E 問題点を解決するための手段 (第1図)

F 作用

G 実施例

G1 回路構成 (第1図～第3図)

G2 両面の大画面表示 (第4図、第5図)

G3 拡大データ変換 (第6図、第7図)

G4 ベゼル補正 (第8図、第9図)

G5 ID番号の割付け (第10図、第11図)

G6 外部同期 (第12図、第13図)

G7 フローコントロール (第14図、第15図)

H 発明の効果

A 製造上の利用分野

この発明は、ビデオテックス情報に基づいて複数個の表示器により一面大画面を得る場合等に用いて好適なビデオテックス表示装置に関する。

B 発明の概要

この発明は、内部または外部からのデータに基づいて情報を発生する情報発生手段に対して直列の関係に複数個のデコーダを配すると共にこれ等のデコーダに対応して複数個の表示器を設け、これ等の複数個の表示器により一面大画面を得るよ

うにしたものである。

C 従来の技術

最近デパート、ショッピングセンタ、駅のコンコース、ショーケース等で集客の為、マルチスクリーンシステムが多数見られる。これ等のマルチスクリーンシステムは、一般的にデジタルや複数のVTR、ディスクプレイヤ等を用い、單一のアナログビデオ信号を取り込み、この取り込んだアナログビデオ信号をデジタル処理し、更に複数のアナログビデオ信号に変換して夫々複数のディスプレイに入力してやるようしている。

D 発明が解決しようとする問題点

ところが上述の如き従来のシステムの場合、複数のVTRやディスクプレイヤ等に高価なデジタルを用いる必要があるので高価となり、また、ディスクプレイヤ情報の更新に対してもビデオを繰り直し等で時間がかかる等の欠点があった。

この発明は所る点に鑑みてなされたもので、複

数個の表示器を用いて容易に一面大画面を得ることができる安価なビデオテックス表示装置を提供するものである。

E 問題点を解決するための手段

この発明によるビデオテックス表示装置は、内部または外部からのデータに基づいて情報を発生する情報発生手段(1)と、この情報発生手段(1)に対して直列の関係に配された複数個のデコーダ(3A)～(3I)と、これ等複数個のデコーダ(3A)～(3I)に対応して夫々設けられた複数個の表示器(4A)～(4I)とを備え、これ等複数個の表示器(4A)～(4I)により一面大画面を得るように構成している。

F 作用

情報発生手段としてのコントローラ(1)に対して互いに直列の関係に複数個のデコーダ(3A)～(3I)を設けると共にこれ等の複数個のデコーダ(3A)～(3I)に対応して表示器(4A)～(4I)

を設ける。

そして情報発生手段からの情報を複数個のデコーダでデコードして対応する表示器に表示することにより拡大縮小表示が可能であり、特に一面大画面を得ることができる。

G 実施例

以下、この発明の一実施例を第1図～第15図に基づいて詳しく説明する。

G1 回路構成

第1図は本実施例の全体の構成を示すもので、同図において、(1)は内部または外部からのデータに基づいて情報を発生する情報発生手段としてのコントローラであって、キーボード(4)や図示せずともプリンタ等が接続されている。コントローラ(1)は通信(COMMUNICATION,以下COMと云う)ポート及び補助(AUXILIARY,以下、AUXと云う)ポートを有し、COMポートに内／外部からのデータベースを受けて信号処理を行った後AUXポート

より送信する。

コントローラ(1)に対して互いに直列の関係に複数個例えば9個のデコーダ(3A)～(3I)が設けられ、各デコーダ(3A)～(3I)はCOMポート、AUXポートを有する。デコーダ(3A)のCOMポートはコントローラ(1)のAUXポートと相互接続され、デコーダ(3A)のAUXポートはデコーダ(3B)のCOMポートと相互接続され、デコーダ(3B)のAUXポートはデコーダ(3C)のCOMポートと相互接続され、デコーダ(3C)のAUXポートはデコーダ(3D)のCOMポートと相互接続され、以下同様に相互接続され、実質的にコントローラ(1)から最後のデコーダ(3I)まで直列関係に接続され、各COMポート及びAUXポート間で双方向伝送できるようになされている。

また、デコーダ(3A)～(3I)に対応して表示器(4A)～(4I)が受けられ、これ等の表示器(4A)～(4I)には夫々デコーダ(3A)～(3I)の出力が供給される。つまり、こゝではm×nの画面構成を一例として3×3(9個)の表示器

(4A) ~ (4I) を用いて形成する場合である。

コントローラとしては例えば第2図に示すような構成のものが考えられる。すなわち同図において、(10) は中央処理装置(以下、CPUと云う) であって、このCPU(10)に対して、システムROM(11)、ワークRAM(12)、ビデオRAM(13)、カラーバレットメモリ(14)、I/Oインターフェース(15)及びフロッピーディスクインターフェース(16)が接続される。I/Oインターフェース(15)には上述のCOMポート及びAUXポートが接続され、またこのI/Oインターフェース(15)からは後述される如く各デコーダの同期をとるための同期制御信号が発生するようになされている。

表示用のビデオRAM(13)及びカラーバレットメモリ(14)の出力側にD/A変換回路(17)が接続される。また、CPU(10)に対してCRTコントローラ(30)が接続され、このCRTコントローラ(30)はCPU(10)からの描画コマンドに応じてD/A変換回路(17)に描画指示を与

える。そしてD/A変換回路(17)でD/A変換された信号がビデオ信号処理回路(18)で信号処理されてR、G、Bの色信号が形成され、これが表示器(19)に供給される。なおビデオRAM(13)のアドレス位置と表示器(19)のスクリーン上の画面の位置とは1対1対応とされている。

デコーダ(3A) ~ (3I) としては第3図に示すような構成のものが考えられる。すなわち同図において、(20) はCPUであって、このCPU(20)に対してシステムROM(21)、ワークRAM(22)、ビデオRAM(23)、カラーバレットメモリ(24)及びI/Oインターフェース(25)が接続される。I/Oインターフェース(25)には上述のCOMポート及びAUXポートが接続され、またこのI/Oインターフェース(25)には上述の同期制御信号が供給されるようになされている。

表示用のビデオRAM(23)及びカラーバレットメモリ(24)の出力側にD/A変換回路(26)が接続される。また、CPU(20)に対してCRT

コントローラ(40)が接続され、このCRTコントローラ(40)はCPU(20)からの描画コマンドに応じてD/A変換回路(26)に描画指示を与える。そしてD/A変換回路(26)でD/A変換された信号が図示せざるビデオ信号処理回路で信号処理されてR、G、Bの色信号となり対応する表示器(4A) ~ (4I)の一つに供給される。つまり、デコーダの構成はフロッピーディスクインターフェースと表示器がない以外はコントローラ(1)と同一構成でよく、勿論I/Oインターフェース(25)に対してキーボードやプリンタ等を配するようにしてよい。

G: 画面の拡大縮小表示

次に画面の拡大縮小表示に付き、第4図及び第5図を参照して説明する。まずステップ(イ)でプログラムを開始し、CPU(10)によりフロッピーディスクインターフェース(16)を介してディスク(図示せざる)にビット列で書き込まれている或る描画コマンドを読み出してワークRAM(12)

に展開し、ステップ(ロ)で描画コマンドのオペランドを解析して論理的(ニット・スクリーン上)X-Y座標を計算し、第5図Aに示すように或る点の座標P(x, y)の値を求める。次にステップ(ハ)で求めた座標P(x, y)をα倍(但し、αは拡大縮小率でα≥0である)し、X=αx, Y=αyより拡大縮小された結果の座標P'(X, Y)を求める。

ステップ(ニ)で求めたXの値が0≤X≤1であるか否かを判断し、0≤X≤1でなければ描画できないので、ステップ(ト)に進んで終了する。0≤X≤1であればステップ(ホ)に進み、ここで求めたYの値が0≤Y≤1であるか否かを判断し、0≤Y≤1でなければ描画できないので、ステップ(ト)に進んで終了する。0≤Y≤1であればステップ(ヘ)に進み、斯る座標情報をビデオRAM(13)の所定位面のアドレスに書き込む。このときビデオRAM(13)の所定位面のアドレスV-RAMaddは第5図Bに示すようにV-RAMadd=αy X max + αxで決定される。つまり、第5図

B はビデオ RAM (13) と 1 対 1 対応の表示器 (19) の表示面を表しており、 X_{max} は例えば 256 個の要素を表わし、 Y_{max} は 200 個の要素を表わしている。そして、第 5 圖 B で (α_x, α_y) で表わされる P' 点が拡大縮小された座標の箇所に表示される位置である。

このようにしてビデオ RAM (13) に書き込まれた拡大縮小座標情報は CRT コントローラ (30) の制御のもとに読み出され、カラーバレットメモリ (14) から色の色の強さを表す情報が付加され、D/A 変換回路 (17) で D/A 変換されてビデオ信号処理回路 (18) に供給され、ここで R, G, B の色信号が形成され表示器 (19) に表示される。

また、ビデオ RAM (13) より読み出された拡大縮小情報は各デコーダに対応した ID (識別) パターンを附加されて、I/O インターフェース (15) の AUX ポートよりデコーダ (3A) ~ (3I) に供給される。各デコーダ (3A) ~ (3I) には自己の ID パターンの附加された情報を取り込んでデコードし、対応する表示器 (4A) ~ (4I) に表示される。

これにより全てのデコーダ (3A) ~ (3I) に与えられた情報が拡大情報であれば、表示器 (4A) ~ (4I) の全てを用いて一面大画面が得られ、縮小情報であれば表示器 (4A) ~ (4I) に矢印同じ單一画面が得られる。勿論その他の表示の仕方も自由であり、例えば表示器 (4A), (4B), (4D) 及び (4E) により中画面を表示し、その他は單一画面とする中画面と單一画面の組み合わせや、一面大画面表示後に單一画面を入れ込むことも可能である。

また、表示器 (4A) ~ (4I) で一面大画面を表示中に、コントローラ (3) の表示器 (19) で單一画面をモニタすることも可能である。

G3 拡大データ変換

次に、各デコーダに対応して原データを拡大表示データに変換する場合を第 6 圖及び第 7 圖を参照して説明する。先ずステップ (イ) でプログラムを開始し、フロッピディスクインターフェース (18) を介してディスクにビット列で書き込まれ

ている拡大描画コマンドを読み出してワーカ RAM (12) に展開し、ステップ (ロ) で描画コマンドのオペランドを解析して論理的 X-Y 座標を計算し、 $P(x, y)$ の値を求める。

次にステップ (ハ) で $P'(nx-1, ny-1)$ により拡大された X-Y 座標を求める。たゞしあ (横) $x m$ (縦) 面構成の (i, j) デコーダ用のデータである。ここで i, j は $i = 0 \sim n-1, j = 0 \sim m-1$ である。そして、ステップ (ニ) で $P'(nx-1, ny-1)$ を用いて描画コマンドをエンコードする。つまり拡大された X-Y 座標を普通の描画コマンドに戻す。これによりデコーダ側では拡大を意識せず普通にデコードすれば結果として拡大表示が得られる。

スレップ (ホ) で全ての (i, j) について計算したか、つまり全てのデコーダに対して拡大表示データの変換が行われたかを判断し、計算してなければステップ (ヘ) に進んで i, j の値を変えて、上述同様の動作を繰り返す。そして全ての (i, j) について計算がなされた時点ですテッ

プ (ト) に進みプログラムを終了する。

因みに、 $n = 3, m = 3$ として 3 倍の拡大表示のデータ変換を第 7 圖を用いて説明する。第 7 圖において ① ~ ⑩ はデコーダ (3A) ~ (3I) に対応し、 (i, j) の 1 を 0, 1, 2, j を 0, 1, 2 となし、①のデコーダは $(0, 0)$ 、②のデコーダは $(1, 0)$ 、③のデコーダは $(2, 0)$ 、⑩のデコーダは $(0, 1)$ 、④のデコーダは $(1, 1)$ 、⑨のデコーダは $(2, 1)$ 、⑩のデコーダは $(0, 2)$ 、⑦のデコーダは $(1, 2)$ 、⑩のデコーダは $(2, 2)$ で表される。そして、 $P'(nx-1, ny-1)$ を用いると、原データの座標 $P(x, y)$ は各デコーダに対して、次のように変換される。

- ①のデコーダ ... $P'(3x, 3y)$
- ②のデコーダ ... $P'(3x-1, 3y)$
- ③のデコーダ ... $P'(3x-2, 3y)$
- ④のデコーダ ... $P'(3x, 3y-1)$
- ⑨のデコーダ ... $P'(3x-1, 3y-1)$
- ⑩のデコーダ ... $P'(3x-2, 3y-1)$

⑨のデコード . . . $P' (3x, 3y-2)$ ⑩のデコード . . . $P' (3x-1, 3y-2)$ ⑪のデコード . . . $P' (3x-2, 3y-2)$

従って、 (x_1, y_1) から (x_2, y_2) に向かって線を引く描画コマンドは、

⑨のデコードに対して $(3x_1, 3y_1)$ から $(3x_2, 3y_2)$ に向かう線

⑩のデコードに対して $(3x_1, 3y_1)$ から $(3x_2-1, 3y_2)$ に向かう線

⋮
⋮

⑪のデコードに対して $(3x_1-2, 3y_1-2)$ から $(3x_2-2, 3y_2-2)$ に向かう線
に対応する。

ここで ID番号と (i, j) のデコードとの関係は $ID = j + 1$ で表される。例えば $(0, 0)$ のデコードは 0 (⑨のデコード)、 $(1, 0)$ のデコードは 1 (⑩のデコード) . . . $(2, 2)$ のデコードは 8 (⑪のデコード) の如くなる。

G 4. ベゼル補正

さて、1つの画面を複数個の表示器により表示する場合には表示器の枠 (ベゼル) が問題となり、望ましくはこの枠があっても枠がないように複数個の表示器で画面を表示したい。つまり、複数個の表示器で1つの画面を表示する場合どうしても隣接する表示器の枠の所で段差が生じ、表示される画面が不自然なものとなる。そこでこれを解消する方法を次に第8図及び第9図を参照して説明する。先ず、ステップ (イ) でプログラムを開始し、フロッピディスクインターフェースを介してディスクにビット列で書き込まれている成る座標を読み出してワークRAM (12) に履歴し、ステップ (ロ) で描画コマンドのオペランドを解析して物理的X-Y座標を計算し、 $P (x, y)$ の値を求める。

次にステップ (ハ) で $P' (\frac{nx-i}{\alpha}, \frac{ny-j}{\alpha})$

により拡大されたX-Y座標を求める。ここで α は表示率で $0 \leq \alpha \leq 1$ の関係にある。たゞしこの

X-Y座標は $n \times m$ 画面構成の (i, j) デコード用のデータである。そして、ステップ (ニ) でステップ (ハ) で求めた座標を $\frac{1-\alpha}{2}$ だけ原点方向にシフトした座標 $P'' (\frac{nx-i}{\alpha} - \frac{1-\alpha}{2}, \frac{ny-j}{\alpha} - \frac{1-\alpha}{2})$ を求める。

次にステップ (ホ) で全ての (i, j) について計算したか、つまり全てのデコードに対して上述の座標が求められたかを判断し、計算してなければステップ (ヘ) に進んで i, j の値を戻して、上述同様の動作を繰り返す。そして、全ての (i, j) について計算がなされた時点でステップ (ト) に進みプログラムを終了する。

第8図の動作に関連してデコード側の或る表示器の表示状態を第9図を用いて説明する。第9図において、aは表示器で表示できる物理的表示領域、bはボーダとベゼル部分を含む表示器の枠である。従って、第9図では枠同士が隣接した2つ

の表示器を示している。第8図のステップ (ロ) でX-Y座標 $P (x, y)$ を求めると、これはデコード側の或る表示器の表示領域a内に表示される。また、cは2つの表示領域a内に描画された成る直線を表している。第8図のステップ (ハ) で拡大されたX-Y座標を求めるとき、これは表示せずも第9図Aに被線dで示す拡大された仮想的な表示枠内に表示される。そして、この拡大された仮想的な表示枠を第9図Bに示すように原点方向に $\frac{1-\alpha}{2}$ だけシフトする。そのときの座標が第8

図のステップ (ニ) で求める座標である。すると、仮想的な表示枠は第9図Bからもわかるように実際の枠bに略々一致するようになる。このとき、第9図Aで示されていた直線cは第9図Bでは少し下った位置に表示される。しかし、左側の表示領域a内の直線cと右側の表示領域b内の直線cの直線性は維持されたまゝである。つまり、隣接する表示器の枠で段差が生じることがない。

G. I D番号の割付け

次に各デコーダに I D番号を割付ける手順を第10図及び第11図を参照して説明する。先ず、ステップ(イ)でプログラム開始し、ステップ(ロ)でデコーダ(3A)はコントローラ(1)より第10回に示すような I D割り付けのデータシーケンスが送られているかをチェックする。ステップ(ハ)でデコーダ(3A)はコントローラ(1)より送出されてくる情報を I D割り付けデータシーケンスか否かを判断し、そうでなければステップ(ヘ)に進んでプログラムを終了し、そうであれば当該データシーケンスに含まれる I D番号を自己の I D番号として記憶保存する。そして初期設定される。

次にデコーダ(3A)はステップ(ホ)で自己の I D番号を 1 ワイクリメントとして次段のデコーダ(3B)の I D番号として A UX ポートに出力し、ステップ(ヘ)にてプログラムを終了する。

同様にデコーダ(3B)はデコーダ(3A)より供給された I D番号を自己の I D番号として記憶保存し、初期設定される。そしてデコーダ(3B)は

自己の I D番号を 1 ワイクリメントとして次段のデコーダ(3C)の I D番号として A UX ポートに出力する。以下(3D)～(3I)に付いても同様の動作が順次行われ、全てのデコーダ(3A)～(3I)に対する I D番号の割り付けが終了する。

G. 外部同期

次に各デコーダに外部同期をかける場合、つまりコントローラ(1)からの同期制御信号によりデコーダ(3A)～(3I)を一齊に駆動させる場合を第12図及び第13図を参照して説明する。第12図はコントローラ(1)の動作で、第13図はデコーダ(3A)～(3I)の動作である。先ず、ステップ(イ)でプログラム開始し、ステップ(ロ)でコントローラ(1)は I / O インターフェース(15)から出力される同期制御信号を他方のレベル例えばハイレベルにする。ステップ(ホ)でプログラムを終了する。

(15) から出力される同期制御信号を他方のレベル例えばハイレベルにする。ステップ(ホ)でプログラムを終了する。

一方、デコーダ(3A)～(3I)は各々ステップ(イ)でプログラム開始し、ステップ(ロ)で COM ポートよりデータを受信する。ステップ(ハ)で受信データを A UX ポートに出力する。ステップ(ニ)でコントローラ(1)の I / O インターフェース(15)より各デコーダの I / O インターフェース(25)に供給されている同期制御信号がハイレベルか否かを判断し、ハイレベルでなければすなわちローレベルであればステップ(ロ)へ戻り、ハイレベルであればステップ(ホ)に進んでデータをデコード開始する。ステップ(ヘ)で、データ終了か否かを判断し、データ終了でなければステップ(ニ)へ戻り、データ終了であればステップ(ト)に進んでプログラムを終了する。

つまり、デコーダ(3A)～(3I)はコントローラ(1)からの同期制御信号がローレベルの間はデータを取り込むだけでデコードは行われず、同期制

御信号がハイレベルになると一齊にデコード開始する。

G. フローコントロール

次に直列接続されたデコーダのデータのオーバーフローが検出されたら、前段のデコーダに対してデータ出力の停止を命令するフローコントロールの手順を第14図及び第15図を参照して説明する。先ず、第14図においてコントローラ(1)は COM ポート及び A UX ポートに対してワーク RAM(12)上に失々送信バッファ T C 及び受信バッファ T R と送信バッファ T A 及び受信バッファ R A を有しております、こゝでは A UX ポート側の送信バッファ T A 及び受信バッファ R A のみを示している。また、各デコーダも COM ポート及び A UX ポートに対してワーク RAM(12)上に失々送信バッファ T C 及び受信バッファ R C と送信バッファ T A 及び受信バッファ R A を有している。そして、コントローラ(1)の A UX ポートの送信バッファ T A のデータはデコーダ(3A)の COM ポートの受信

バッファRCに伝送され、デコーダ(3A)のCOMポートの送信バッファTCのデータはコントローラ(1)のAUXポートの受信バッファRAに伝送される。つまり双方伝送とされている。また、デコーダ(3A)のAUXポートの送信バッファTAのデータはデコーダ(3B)のCOMポートの受信バッファRCに伝送され、デコーダ(3B)のCOMポートの送信バッファTCのデータはデコーダ(3A)のAUXポートの受信バッファRAに伝送される。つまり、この場合も双方伝送とされている。その他のデコーダ間でも同様に双方伝送できるようになされている。

このような構成において、いま、一例としてデコーダ(3A)～(3C)の間の動作を第15図に従って説明する。ステップ(イ)でプログラムが開始してステップ(ロ)でデコーダ(3B)のCOMポートの受信バッファRCがフルになったか否か、すなはち受信バッファRCがオーバフローとなつたか否かが判断され、フルになるとステップ(ハ)でデコーダ(3B)のCOMポートの送信バッファ

TCに送信停止信号Xoffを出力する。この送信停止信号Xoffは前段のデコーダ(3A)のAUXポートの受信バッファRAで受信され、デコーダ(3A)はデコーダ(3B)へのデータの転送を停止する。ステップ(ロ)でフルになってなければステップ(ニ)に進む。

ステップ(ニ)でデコーダ(3B)のAUXポートの受信バッファRAがフルになったか否かが判断され、フルになるとステップ(ホ)でデコーダ(3B)のAUXポートの送信バッファTAに送信停止信号Xoffを出力する。この送信停止信号Xoffは後段のデコーダ(3C)のCOMポートの受信バッファRCで受信され、デコーダ(3C)はデコーダ(3B)へのデータの転送を停止する。ステップ(ニ)でフルになってなければステップ(ヘ)に進む。

ステップ(ヘ)でデコーダ(3B)のCOMポートの送信バッファTCに送信停止信号Xoffを出力した状態か否かを判断し、出力した状態であればステップ(ト)で受信バッファRCに空きがなければステップ(ト)に進む。ステップ(ト)で

デコーダ(3B)のCOMポートの受信バッファRCに空きがあるか否かを判断し、空きがあればステップ(ホ)でデコーダ(3B)のCOMポートの送信バッファTAに送信再開信号Xonを出力する。この送信再開信号Xonは前段のデコーダ(3A)のAUXポートの受信バッファRAで受信され、デコーダ(3A)はデコーダ(3B)へのデータの転送を再開する。ステップ(ヘ)で送信停止信号Xoffが出力されずまたステップ(ト)で受信バッファRCに空きがなければステップ(リ)に進む。

ステップ(リ)でデコーダ(3B)のAUXポートの送信バッファTAに送信停止信号Xoffを出力した状態か否かを判断し、出力した状態であればステップ(ヌ)に進む。ステップ(ヌ)でデコーダ(3B)のAUXポートの受信バッファRAに空きがあるか否かを判断し、空きがあればステップ(ル)でデコーダ(3B)のAUXポートの送信バッファTAに送信再開信号Xonを出力する。この送信再開信号Xonは後段のデコーダ(3C)のCOMポートの受信バッファRCで受信され、デ

コーダ(3C)はデコーダ(3B)へのデータの転送を再開する。そしてステップ(ヲ)でプログラムを終了する。また、ステップ(リ)で送信停止信号Xoffが出力されずまたステップ(ヌ)で受信バッファRAに空きがなければステップ(ヲ)に進んでプログラムを終了する。

コントローラ(1)とデコーダ(3A)及び各デコーダ間でも同様の動作が可能である。

H 発明の効果

上述の如くこの発明によれば、情報発生手段からの情報を直列接続の複数個のデコーダでデコードし、対応する複数個の表示器で表示するようにしたので、ビデオテックス画像の一画面が容易に実現できる。また、従来のビデオのマルチ画像に比べて画像作成上の制約が少なく、安く、早く新しい情報を作ることができ、メンテナンスの費用が安い。また、既存のビデオテックス画像データ／外部データの画像がそのまま利用できる。また、表示器(モニタ)の数はセンタ(コントロ

ーラ) のソフトウェアにより自由に設定できるので、将来的拡張、異なったユーザのニーズに柔軟に対応できる。更にNAPLPS (PDL) による画面作成過程の面白さ、デコード後のデータをためておき、一括大画面作成可能、及び画面の表示順番、単位の面白さ等画面構成の面白さが演出できる。また、作った画像 (データ) はそのままNAPLPSデータベースに利用できる。

画面の簡単な説明

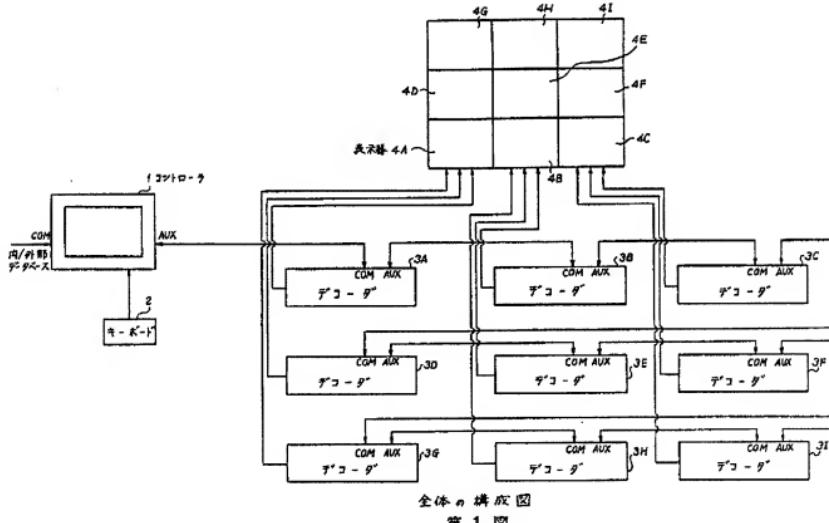
第1図はこの発明の一実施例を示す構成図、第2図は第1図で使用されるコントローラの一例を示す構成図、第3図は第1図で使用されるデコードの一例を示す構成図、第4図及び第5図は夫々画面の拡大縮小表示の説明に供するためのフローチャート及び框図、第6図及び第7図は夫々拡大データ変換の説明に供するためのフローチャート及び框図、第8図及び第9図は夫々ベゼル補正の説明に供するためのフローチャート及び框図、第10図及び第11図は夫々1D番号の割付けの説明に供するためのフローチャート及び框図、第12図及

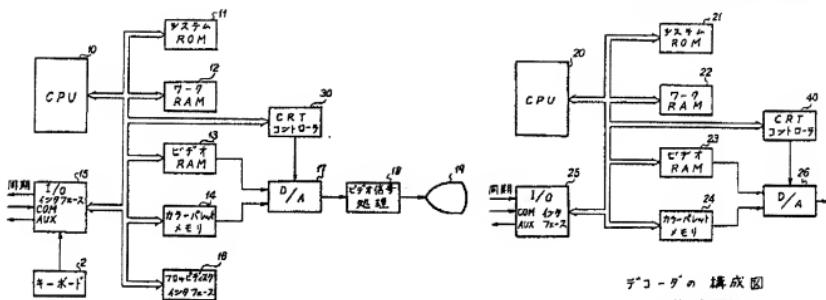
び第13図は夫々外部同期の説明に供するためのフローチャート、第14図及び第15図は夫々フローコントロールの説明に供するための構成図及びフローチャートである。

図はコントローラ、図はキーボード、(3A)～(3I)はデコード、(4A)～(4I)は表示器である。

代理人 伊藤 真

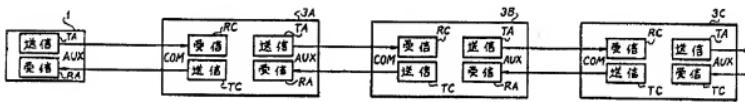
同 松原秀盛





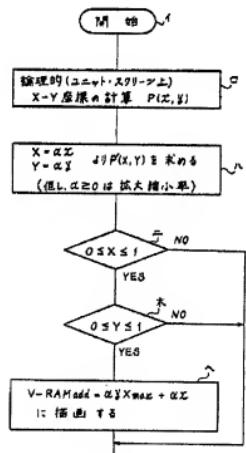
ヨットローラの構成図

第2圖

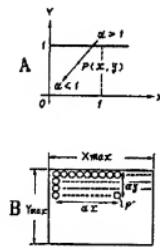


フロー・コントロール 説明図

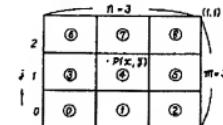
第14図



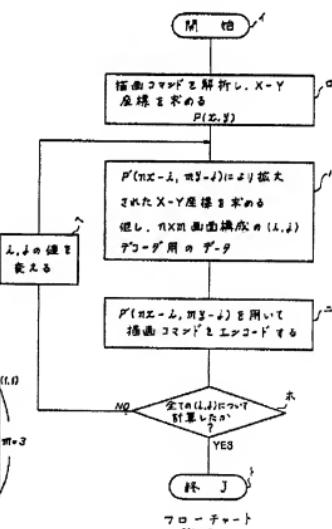
フローチャート



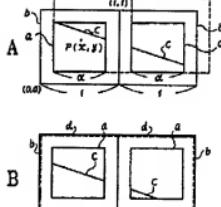
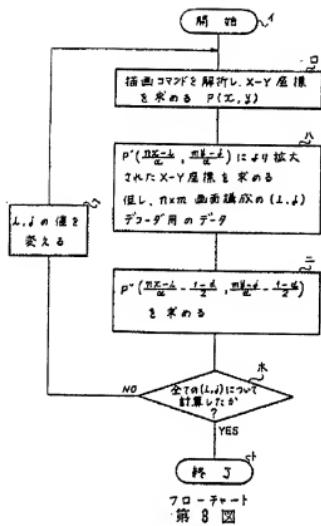
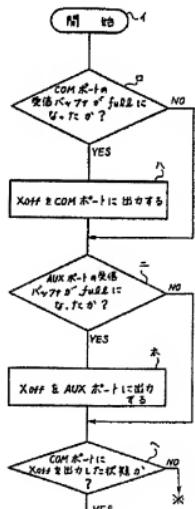
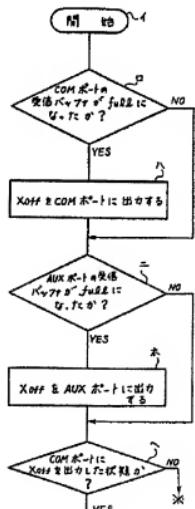
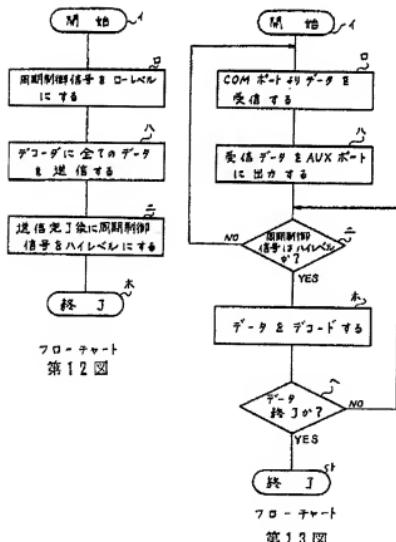
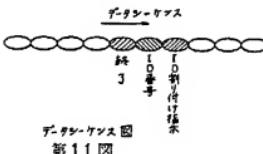
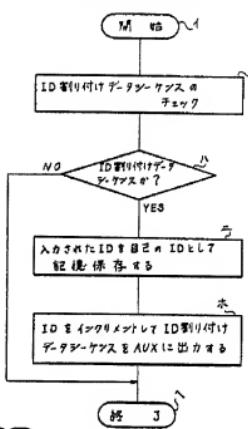
拡大表示説明図
第5図



0 1 2
擴大テタ変換説明図
第7圖



フローチャート
第6図

ベゼル補正説明図
第 8 図フロー・チャート
第 15 図